

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-056046

(43)Date of publication of application : 11.03.1991

(51)Int.Cl.

H02J 9/06

(21)Application number : 01-189780

(71)Applicant : NISSIN ELECTRIC CO LTD

(22)Date of filing : 21.07.1989

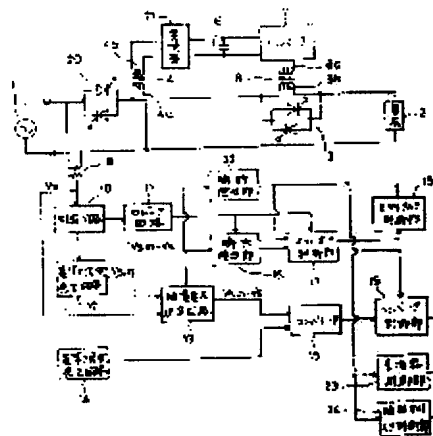
(72)Inventor : SANO KOICHI

(54) MOMENTARY VOLTAGE DROP COMPENSATOR

(57)Abstract:

PURPOSE: To compensate a voltage of a load at the time of momentary power interruption by providing an inverter controller, a main thyristor controller, a controller inputting the output of a momentary power interruption detector for setting a converter to an inverter mode, and an auxiliary thyristor controller.

CONSTITUTION: When a momentary power interruption occurs, it is detected by a momentary power interruption detector 16, a main thyristor switch 13 is turned OFF, and an inverter 7 is driven by an inverter controller 19. A main thyristor 3 is turned ON by a high level output signal of the momentary interruption detector, the inverter 7 is stopped by the controller 19, an auxiliary thyristor switch 20 is switched from ON to OFF, and a converter 21 is controlled to be switched from a converter mode to an inverter mode by a converter controller 23. Thus, the voltage of a load 2 can be compensated at the time of momentary power interruption.





547525JP02(4972)
F1553~F1556
引用文献1

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

平3-56046

⑤ Int. Cl.³

H 02 J 9/06

識別記号

V

庁内整理番号

8021-5G

⑬ 公開 平成3年(1991)3月11日

審査請求 未請求 請求項の数 1 (全6頁)

⑭ 発明の名称 瞬時電圧低下補償装置

⑮ 特 願 平1-189780

⑯ 出 願 平1(1989)7月21日

⑰ 発 明 者 佐 野 耕 市 京都府京都市右京区梅津高畝町47番地 日新電機株式会社
内

⑱ 出 願 人 日 新 電 機 株 式 会 社 京都府京都市右京区梅津高畝町47番地

⑲ 代 理 人 弁 理 士 藤 田 龍 太 郎

明 細 書

1 発明の名称

瞬時電圧低下補償装置

2 特許請求の範囲

① 交流電源と負荷との間の通電路に設けられた主サイリスタスイッチと、

前記電源と前記主サイリスタスイッチとの間の通電路に設けられた補助サイリスタスイッチと、

1次巻線が前記補助サイリスタスイッチを介して前記電源に接続された電源トランスと、

前記電源トランスの2次巻線に接続され、コンバータモード時に前記電源トランスの出力を直流に変換して補償用コンデンサに充電電流を供給しインバータモード時に前記コンデンサの出力を交流に変換して前記電源トランスに出力する変換器と、

前記コンデンサの両端に接続されたインバータと、

1次巻線が前記インバータの出力端子に接続され2次巻線が前記主サイリスタスイッチに並列に

接続された注入トランスと、

前記電源の電源電圧を監視し前記電源電圧の瞬低及び瞬断をそれぞれ検出する瞬低検出部及び瞬断検出部と、

前記瞬断検出部の出力信号が入力され、前記インバータを前記電源電圧の正常時及び瞬断時に停止し瞬低時に駆動するインバータ制御部と、

前記瞬断検出部の出力信号が入力され、前記主サイリスタスイッチを前記電源電圧の正常時及び瞬断時にオンし瞬低時にオフする主サイリスタ制御部と、

前記変換器をコンバータモードに制御し、前記瞬断検出部の出力信号の入力により前記変換器をインバータモードに制御する変換器制御部と、

前記補助サイリスタスイッチをオンし、前記瞬断検出部の出力信号の入力により前記補助サイリスタスイッチをオフする補助サイリスタ制御部とを備えたことを特徴とする瞬時電圧低下補償装置。

8 発明の詳細な説明

〔産業上の利用分野〕

本発明は、交流電源の電源電圧の瞬低時に、インバータを駆動して負荷への供給電圧の不足分を補う瞬時電圧低下補償装置に関する。

〔従来の技術〕

従来、瞬時電圧低下補償装置は、第6図に示すように構成されている。

同図において、(1)は交流電源、(2)は負荷、(3)は逆並列接続された2個のサイリスタからなり電源(1)と負荷(2)との間の通電路に設けられたサイリスタスイッチ、(4)は1次巻線(4a)の両端が電源(1)に接続された電源トランス、(5)は両入力端子が電源トランス(4)の2次巻線(4b)の両端に接続された整流回路、(6)は補償用コンデンサであり、両端が整流回路(5)の両出力端子に接続され、整流回路(5)の出力により充電される。

(7)は両入力端子がコンデンサ(6)の両端に接続されたインバータ、(8)は1次巻線(8a)の両端がインバータ(7)の両出力端子に接続され2次巻線(8b)がサイリスタスイッチ(3)に並列に接続された注入ト

する。

00はオン、オフ制御部01の出力信号によりサイリスタスイッチ(3)を電源電圧の正常時にオンし瞬低時にオフするサイリスタ制御部、02はインバータ制御部であり、オン、オフ制御部01の出力信号により、インバータ(7)を電源電圧の正常時に停止し瞬低時に駆動し、瞬低時にはコンパレータ03の出力信号に基きインバータ(7)の出力を制御し、インバータ(7)から電源電圧の低下分の補償電圧を発生させる。

従つて、電源電圧の正常時には、サイリスタ制御部02及びインバータ制御部03それぞれにより、サイリスタスイッチ(3)がオンされ、インバータ(7)が停止され、電源(1)の電源電圧がサイリスタスイッチ(3)を介して負荷(2)に供給される。

一方、電源電圧の瞬低時には、サイリスタ制御部02及びインバータ制御部03それぞれにより、サイリスタスイッチ(3)がオフされ、インバータ(7)が駆動され、インバータ(7)により電源電圧の低下分に相当する補償電圧が発生され、注入トランス(8)

ランス、(9)はPTであり、電源(1)に接続され、電源電圧 V_s を検出する。

00はPT(9)の出力信号が入力され電源電圧 V_s の零点を検出して同期信号を出力する同期回路、01は同期信号が入力されるロジック回路、02は同期信号が入力され電源電圧 V_s に同期し定格電圧に等しい振幅の基準正弦波電圧 V_{sin} を発生する基準正弦波発生回路、03は基準正弦波電圧 V_{sin} と電源電圧 V_s との差($V_{sin}-V_s$)を算出し電源電圧 V_s の低下分に相当する補償電圧を決定する補償電圧決定回路、04は基準三角波発生回路、05はコンパレータであり、決定回路03の出力と発生回路04とを比較する。

06は決定回路03により算出された差($V_{sin}-V_s$)の絶対値 $|V_{sin}-V_s|$ が入力されこれを積分して所定の電圧低下検出レベルと比較し電源電圧の瞬低を検出する瞬低検出部、07はオン、オフ制御部であり、瞬低検出部06の出力信号により、電源電圧の正常時、瞬低時にサイリスタスイッチ(3)及びインバータ(7)のオン、オフ制御のための信号を出力

を介してインバータ(7)の発生電圧が電源電圧に直列加算され、負荷(2)に対し、瞬低発生前と同じ定格電圧が供給される。

〔発明が解決しようとする課題〕

従来の場合、第6図中の×印の点において電源回路が瞬時開放して瞬断が発生すると、瞬低時と同様にインバータ(7)が駆動されて電圧を発生するが、電源開放であるため、インバータ(7)の制御電源がダウンして負荷(2)に給電することができなくなり、瞬断時には電圧補償を行うことができないという問題点がある。

本発明は、前記の点に留意してなされ、電源開放による瞬断時にも、負荷の電圧補償を行えるようにすることを目的とする。

〔課題を解決するための手段〕

前記目的を達成するため、本発明の瞬時電圧低下補償装置では、

交流電源と負荷との間の通電路に設けられた主サイリスタスイッチと、

前記電源と前記主サイリスタスイッチとの間の

通電路に設けられた補助サイリスタスイッチと、

1次巻線が前記補助サイリスタスイッチを介して前記電源に接続された電源トランスと、

前記電源トランスの2次巻線に接続され、コンバータモード時に前記電源トランスの出力を直流に変換して補償用コンデンサに充電電流を供給しインバータモード時に前記コンデンサの出力を交流に変換して前記電源トランスに出力する変換器と、

前記コンデンサの両端に接続されたインバータと、

1次巻線が前記インバータの出力端子に接続され2次巻線が前記主サイリスタスイッチに並列に接続された注入トランスと、

前記電源の電源電圧を監視し前記電源電圧の瞬低及び瞬断をそれぞれ検出する瞬低検出部及び瞬断検出部と、

前記両検出部の出力信号が入力され、前記インバータを前記電源電圧の正常時及び瞬断時に停止し瞬低時に駆動するインバータ制御部と、

ツチを経て負荷に供給され、瞬断時の電圧補償が行われる。

〔実施例〕

実施例について第1図ないし第5図を参照して説明する。

全体の構成を示す第1図において、第6図と同一記号は同一のものもしくは相当するものを示し、図は逆並列接続された2個のサイリスタからなる補助サイリスタスイッチであり、電源(1)とサイリスタスイッチ(3)(以下これを主サイリスタスイッチ(3)という)との間の通電路に設けられ、電源トランス(4)の1次巻線(4a)がこの補助サイリスタスイッチ(3)を介して電源(1)に接続されている。

図はコンバータ及びインバータの両機能を有する変換器であり、2次巻線(4b)に接続され、コンバータモード時に電源トランス(4)の出力を直流に変換してコンデンサ(6)に充電電流を供給し、インバータモード時にコンデンサ(6)の放電出力を交流に変換して電源トランス(4)に出力する。ここで、変換器(4)の容量は定格負荷容量に設定されており、

前記両検出部の出力信号が入力され、前記主サイリスタスイッチを前記電源電圧の正常時及び瞬断時にオンし瞬低時にオフする主サイリスタ制御部と、

前記変換器をコンバータモードに制御し、前記瞬断検出部の出力信号の入力により前記変換器をインバータモードに制御する変換器制御部と、

前記補助サイリスタスイッチをオンし、前記瞬断検出部の出力信号の入力により前記補助サイリスタスイッチをオフする補助サイリスタ制御部とを備えている。

〔作用〕

以上のような構成において、電源開放による瞬断が発生すると、瞬断検出部により瞬断が検出され、各制御部により、インバータが停止され、主、補助サイリスタスイッチがそれぞれオン、オフされ、変換器がインバータモードに制御され、変換器により補償用コンデンサの出力が交流に変換されて電源トランスに出力されるため、電源トランスを介して変換器の出力電圧が主サイリスタスイ

この場合電源トランス(4)も同様である。

図は瞬断検出部であり、第2図に示すように、コンパレータ(22a)とモノマルチバイブレータ(以下モノマルチという)(22b)とからなり、決定回路(21)により算出された差($V_{sin}-V_s$)の絶対値 $|V_{sin}-V_s|$ と瞬断検出レベル V_t とがコンパレータ(22a)により比較され、第3図(a)に示すように、前者が後者より大きいときに、第3図(b)に示すようにコンパレータ(22a)の出力がハイレベルとなり、コンパレータ(22a)の出力のハイレベルへの立上がりにより、第3図(c)に示すようにモノマルチ(22b)がトリガされ、モノマルチ(22b)の出力が所定時間ハイレベルとなる。

このとき、モノマルチ(22b)の時定数は、瞬断回復による電源復帰後、電源電圧と変換器(4)の出力交流電圧との位相が同期するのに十分な時間を見込んで設定されている。

即ち、変換器(4)の出力交流電圧 V_i と電源電圧 V_s との間の位相差 θ がある場合、電源トランス(4)のインピーダンスを X として、 $\frac{V_i \sin \theta}{X}$ で定まる横

流が電源(1)と変換器(2)との間で流れ、これを防止するため、電源復帰後電圧 V_i の位相が電源電圧 V_s の位相に同期するまで補助サイリスタスイッチ(4)をオフしておき、このように瞬断の検出から電圧位相の同期までの補助サイリスタスイッチ(4)のオフ期間を、モノマルチ(22b)によつて定めている。

さらに、第1図において、(4)は変換器制御部であり、瞬断検出部(40)のモノマルチ(22b)からのハイレベルの出力信号が入力される間、変換器(2)をインバータモードに制御し、それ以外の時には変換器(2)をコンバータモードに制御する。

(4)は補助サイリスタ制御部であり、モノマルチ(22b)からのハイレベルの出力信号が入力される間、補助サイリスタスイッチ(4)をオフし、それ以外の時には補助サイリスタスイッチ(4)をオンする。

ところで、第1図に示すように、オン、オフ制御部(41)には、瞬低検出部(40)の出力信号のほか、瞬断検出部(40)の出力信号も入力され、瞬断時にも主サイリスタスイッチ(3)及びインバータ(7)のオン、

オフ制御のための信号をサイリスタ制御部(4)（以下これを主サイリスタ制御部(4)という）及びインバータ制御部(42)に出力する。

そして、主サイリスタ制御部(4)により、主サイリスタスイッチ(3)が電源電圧の正常時及び瞬断時にオンされ、瞬低時にオフされ、インバータ制御部(42)により、インバータ(7)が電源電圧の正常時及び瞬断時に停止され、瞬低時に駆動される。

つぎに、前記実施例の動作について説明する。

電源電圧の正常時及び瞬低時の動作は、第6図の場合と同じであるので、瞬断時の動作について説明する。

いま、第1図中の×印の点において電源回路が瞬時的に開放して瞬断が発生すると、第4図(a)に示すように、電源電圧 V_s が一瞬零となり、瞬低検出部(40)によりこれが瞬低として検出され、即座に主サイリスタスイッチ(3)がオフされると共に、インバータ(7)が駆動される。

ところで、インバータ(7)は、第4図(b)に示す基準正弦波電圧 V_{sin} と電源電圧 V_s との差($V_{sin} - V_s$)

に相当する電圧 V_{inv} を出力するが、電源が開放状態にあるため、 $V_s = -V_{inv}$ となる。

このとき、基準正弦波電圧 V_{sin} は電源電圧 V_s に同期しているが、ある程度の時定数をもっているため、第4図(b)に示すように、瞬断発生後もしくは瞬断発生前の位相を維持し、インバータ(7)の出力電圧 V_{inv} がそのまま $V_s (= -V_{inv})$ に反映され、その結果第4図(c)に示すように電圧の差($V_{sin} - V_s$)が大きくなり、正帰還現象によりインバータ(7)の出力電圧 V_{inv} が増大するが、コンデンサ(8)の直流電圧によつて制限され、同図(d)に示すようにインバータ(7)の出力電圧 V_{inv} は台形波状となる。

そして、第4図(c)に示すような電圧の差($V_{sin} - V_s$)の絶対値 $|V_{sin} - V_s|$ が決定回路(43)から瞬断検出部(40)に入力され、前記したように瞬断検出部(40)のコンパレータ(22a)によつて検出レベル V_t と比較されて瞬断が検出され、モノマルチ(22b)からハイレベルの信号が出力される。

つぎに、瞬断発生時の各部の動作について説明すると、瞬断が発生すると、第5図(a)に示すよう

に、前記した如く、まず瞬低検出部(40)によりこれが瞬低として検出され、同図(b)に示すように、主サイリスタ制御部(4)により主サイリスタスイッチ(3)がオフされると共に、同図(c)に示すように、インバータ制御部(42)によりインバータ(7)が駆動され、第4図(d)に示すような電圧 V_{inv} がインバータから出力され、決定回路(43)から第4図(c)に示す差電圧($V_{sin} - V_s$)の絶対値 $|V_{sin} - V_s|$ が瞬断検出部(40)に入力され、第5図(d)に示すように、瞬断発生からやや遅れて瞬断が検出され、ハイレベルの信号が出力される。

そして、瞬断検出部(40)のハイレベルの出力信号によつて、第5図(b)に示すように主サイリスタ制御部(4)により主サイリスタスイッチ(3)がオンされ、同図(c)に示すように、インバータ制御部(42)によりインバータ(7)が停止されると共に、同図(c)に示すように、補助サイリスタ制御部(41)により補助サイリスタスイッチ(4)がオンからオフに切り換えられ、変換器制御部(4)により変換器(2)がコンバータモードからインバータモードに切換え制御される。

このように、インバータモードに制御された変換器(4)により、コンデンサ(6)の出力が交流に変換されて電源トランス(4)に出力され、電源トランス(4)及びオン状態の主サイリスタスイッチ(3)を介して変換器(4)の出力電圧が負荷(2)に供給される。

さらに、電源開放が解除されて電源復帰すると、第5図(a)に示すように瞬低検出部(9)による瞬低検出が停止するが、同図(b)、(c)に示すように、主サイリスタスイッチ(3)及びインバータ(7)は引き続いてオン状態及び停止状態にそれぞれ維持される。

一方、電源復帰後もしばらくは瞬断検出部(22)のモノマルチ(22b)の出力はハイレベルを維持するため、第5図(d)に示すように、瞬断検出部(22)からハイレベルの信号が出力される間は、同図(e)、(f)にそれぞれ示すように、補助サイリスタスイッチ(4)及び変換器(4)はそれぞれオフ状態及びインバータモードに維持され、復帰した電源(1)と変換器(4)との間の横流の発生が防止されつつ、電源電圧と変換器(4)の出力電圧の位相の同期がとられる。

その後、第5図(f)に示すように、瞬断検出部(22)

の出力がローレベルに反転すると、同図(e)に示すように、補助サイリスタ制御部(24)により補助サイリスタスイッチ(4)がオンされると共に、同図(f)に示すように、変換器制御部(23)により変換器(4)がインバータモードに制御され、装置は電源電圧の正常時の状態に復帰する。

なお、コンバータ(22a)にノイズ除去用の積分要素を設けてもよい。

また、前記実施例では単相の場合について説明したが、これに限るものではない。

〔発明の効果〕

本発明は、以上説明したように構成されているので、以下に記載する効果を奏する。

電源開放による瞬断が発生すると、瞬断検出部により瞬断が検出され、各制御部により、インバータが停止され、主、補助サイリスタスイッチがそれぞれオン、オフされ、変換器がインバータモードに制御され、変換器により補償用コンデンサの出力が交流に変換されて電源トランスに出力されるため、瞬断時に電源トランス及びオン状態の

主サイリスタスイッチを介して負荷に変換器の出力電圧を供給することができ、瞬断に対する電圧補償を行うことが可能となる。

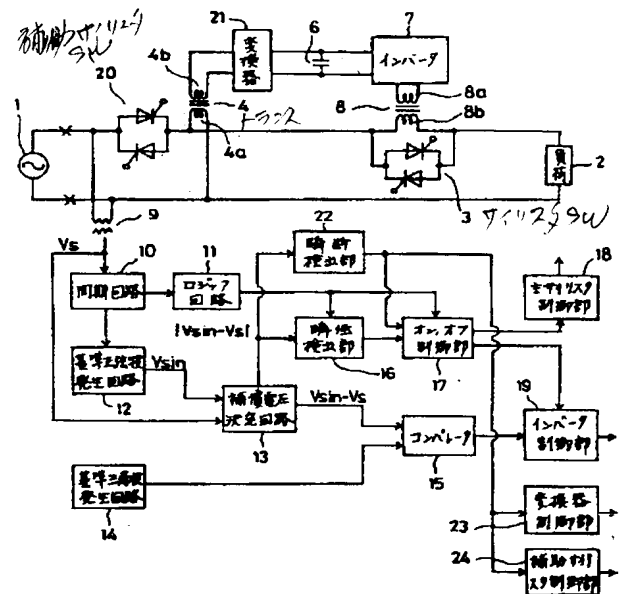
4 図面の簡単な説明

第1図ないし第5図は本発明の瞬時電圧低下補償装置の1実施例を示し、第1図はブロック結線図、第2図は一部のブロック図、第3図(a)~(c)は第2図の動作説明用の信号波形図、第4図(a)~(d)は各種信号波形図、第5図(a)~(f)は動作説明用のタイミングチャート、第6図は従来例のブロック結線図である。

(1)…交流電源、(2)…負荷、(3)…主サイリスタスイッチ、(4)…電源トランス、(4a)、(4b)…1次、2次巻線、(6)…補償用コンデンサ、(7)…インバータ、(8)…注入トランス、(8a)、(8b)…1次、2次巻線、09…瞬低検出部、09…主サイリスタ制御部、09…インバータ制御部、20…補助サイリスタスイッチ、20…変換器、22…瞬断検出部、23…変換器制御部、24…補助サイリスタ制御部。

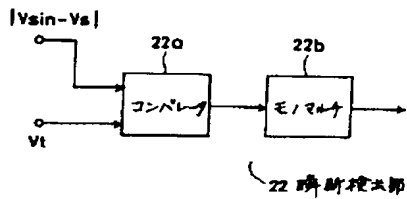
代理人 弁理士 藤田 龍太郎

第1図

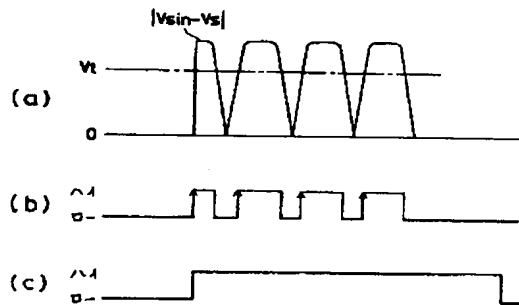


- | | |
|---------------------|---------------------|
| 1 --- 交流電源 | 8a, 8b --- 1次, 2次巻線 |
| 2 --- 負荷 | 16 --- 瞬断検出部 |
| 3 --- 主サイリスタスイッチ | 18 --- 主サイリスタ制御部 |
| 4 --- 電源トランス | 19 --- インバータ制御部 |
| 4a, 4b --- 1次, 2次巻線 | 20 --- 補助サイリスタスイッチ |
| 6 --- 補償用コンデンサ | 21 --- 変換器 |
| 7 --- インバータ | 22 --- 瞬断検出部 |
| 8 --- 注入トランス | 23 --- 変換器制御部 |
| | 24 --- 補助サイリスタ制御部 |

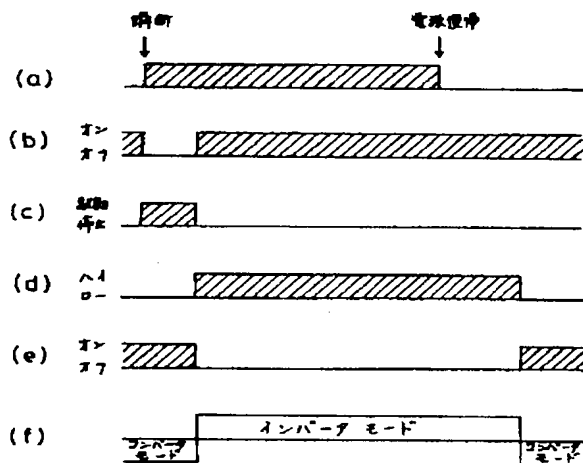
第 2 図



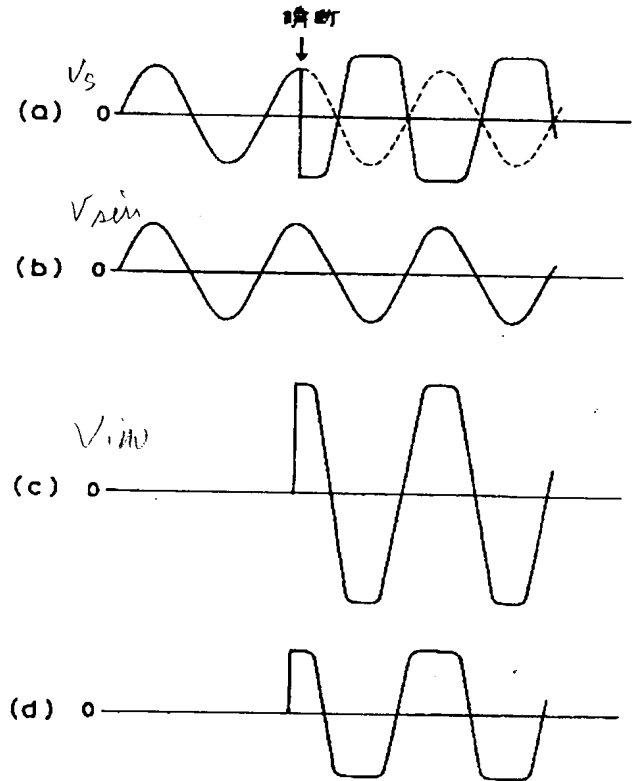
第 3 図



第 5 図



第 4 図



第 6 図

